



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

12 Übersetzung der
europäischen Patentschrift

51 Int. Cl. 5:
G 11 C 15/00

87 EP 0 230 296 B1

10 DE 37 84 950 T 2

- 21 Deutsches Aktenzeichen: 37 84 950.6
- 86 Europäisches Aktenzeichen: 87 100 623.5
- 86 Europäischer Anmeldetag: 19. 1. 87
- 87 Erstveröffentlichung durch das EPA: 29. 7. 87
- 87 Veröffentlichungstag der Patenterteilung beim EPA: 24. 3. 93
- 47 Veröffentlichungstag im Patentblatt: 2. 9. 93

DE 37 84 950 T 2

30 Unionspriorität: 32 33 31
17.01.86 JP 6382/86

73 Patentinhaber:
Kabushiki Kaisha Toshiba, Kawasaki, Kanagawa, JP

74 Vertreter:
Eitle, W., Dipl.-Ing.; Hoffmann, K., Dipl.-Ing.
Dr.rer.nat.; Lehn, W., Dipl.-Ing.; Fücksle, K.,
Dipl.-Ing.; Hansen, B., Dipl.-Chem. Dr.rer.nat.;
Brauns, H., Dipl.-Chem. Dr.rer.nat.; Görg, K.,
Dipl.-Ing.; Kohlmann, K., Dipl.-Ing.; Ritter und Edler
von Fischern, B., Dipl.-Ing.; Kolb, H., Dipl.-Chem.
Dr.rer.nat., Pat.-Anwälte; Nette, A., Rechtsanw., 8000
München

84 Benannte Vertragsstaaten:
DE, FR, GB

72 Erfinder:
Hori, Chikahiro Toshiba-Shinkoyasudaichi,
Yokohama-shi Kanagawa-ken, JP

54 Inhaltsadressierbare Speicheranordnung.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 37 84 950 T 2

17. Mai 1993

(1349w)

EP 87 100 623.5-2210
KABUSHIKI KAISHA TOSHIBA

45 060 q7/gt

Die vorliegende Erfindung bezieht sich auf eine assoziative Speichervorrichtung mit assoziativen Speicherzellen zum Speichern von Information; einer Zurückholstarteinrichtung zum Anlegen von Zurückholinformation an die Speicherzellen und zum Starten eines Zurückholbetriebs; einer Erfassungseinrichtung zum Erfassen, ob oder ob nicht Information, welche gleich ist wie die Zurückholinformation, in den Speicherzellen gespeichert ist; und einer Schreibeinrichtung zum Speichern von in eine ausgewählte Speicherzelle unter den assoziativen Speicherzellen zu schreibender Information. Solch eine Speichervorrichtung ist bekannt aus der US-A-4 296 475.

Bei neueren Computern gibt es eine Tendenz, daß ein Hochgeschwindigkeitsbetrieb der Computer erforderlich ist, um die Verarbeitungsfähigkeit zu verbessern, und dies wiederum erfordert ebenfalls einen Hochgeschwindigkeitsbetrieb der Speicher. Dazu werden Hochgeschwindigkeits-Cache-Speicher weitläufig benutzt als Hilfsspeicher eines Hauptspeichers, obwohl sie eine kleinere Speicherkapazität im Vergleich mit dem Hauptspeicher mit einer großen Kapazität, aber einem Niedriggeschwindigkeitsbetrieb haben.

Da nur Information, welche häufig benutzt wird, in diesem Cache-Speicher gespeichert wird, wird, wenn ein Prozessor einen Zugriff zum Hauptspeicher hat, die Information, auf die so zugegriffen wird, in dem Cache-Speicher zufallsmäßig gespeichert. Es ist deshalb notwendig zu bestimmen, unter welcher Adresse unter Adressen des Cache-Speichers die durch den Prozessor geforderte Information gespeichert ist, und darauf zuzugreifen.

Beim Verarbeiten dieser Cache-Speicher wird beispielsweise ein assoziativer Speicher benutzt, in dem eine Adresse, in der besondere Information gespeichert wird, erkannt werden kann aus dem Inhalt des Speichers. Er ist so konstruiert, daß die Adressen des Cache-Speichers einen Bezug zu den Adressen der Adressen des assoziativen Speichers mit der gleichen Speicherkapazität wie der des Cache-Speichers haben, wo die Information gespeichert ist, und die Adressen der Information über den Cache-Speicher sind gespeichert in den Adressen des assoziativen Speichers, welche denen des Cache-Speichers entsprechen.

Mit diesem Aufbau wird auf den assoziativen Speicher zugegriffen durch jede der Adressen des Hauptspeichers, wo die Information gespeichert ist, i.e. durch die Information, die in dem assoziativen Speicher zu speichern ist, um notwendige Information für den Prozessor zu erhalten. Dabei kann, wenn sich herausstellt, daß die Information in dem assoziativen Speicher gespeichert ist, eine besondere Adresse in dem assoziativen Speicher bestimmt werden durch die assoziative Speicherfunktion. Daraus resultierend kann, wenn ein Zugriff auf den Cache-Speicher ausgeführt wird

durch die so bestimmte Adresse, die für den Prozessor notwendige Information aus dem Cache-Speicher mit hoher Geschwindigkeit erhalten werden.

Jedoch gibt es oft solche Fälle, daß die gleiche Information gespeichert sein könnte in verschiedenen Adressen in dem assoziativen Speicher. Demzufolge werden, wenn ein Zurückholbetrieb der Information, welche in den verschiedenen Adressen gespeichert ist, in diesem Fall ausgeführt wird, eine Vielzahl von Adressen entsprechend der gleichen Information erzeugt werden müssen. Deshalb ist es, wenn solch ein Fall wie oben beschrieben in dem assoziativen Speicher, der beim Verarbeiten des Cache-Speichers benutzt wird, auftritt, nicht länger möglich, auf den Cache-Speicher zuzugreifen.

Um die Schwierigkeiten oder Nachteile, die oben beschrieben wurden, zu vermeiden, wird es, wenn eine Vielzahl der gleichen Information erzeugt wird durch Erfassen der Ausgabeinformation beim Auslesen der Information von beispielsweise dem assoziativen Speicher, notwendig, die nachfolgende Operation zu stoppen oder einige Maßnahmen zum Erzeugen der ausgewählten Information in Übereinstimmung mit einer vorbestimmten Prioritätsreihenfolge, welche im voraus aufgestellt worden ist, zu ergreifen. Daraus resultierend wird es ebenfalls notwendig, eine spezielle Einrichtung für diesen Betrieb vorzusehen, und ebenfalls tritt das Problem auf, daß ein Hochgeschwindigkeitsbetrieb des Cache-Speichers erniedrigt wird durch die Betriebszeit, die notwendig ist, zum Vorsehen einer speziellen Einrichtung für diesen Betrieb, als auch ein Problem, das

ein Hochgeschwindigkeitsbetrieb des Cache-Speichers erniedrigt wird durch die Betriebszeit, die notwendig ist zum Betreiben der speziellen Einrichtung.

Aufgabe der vorliegenden Erfindung ist es deshalb, die obigen Nachteile zu überwinden und eine assoziative Speichervorrichtung zu schaffen, die in der Lage ist zu verhindern, daß die gleiche Information an verschiedenen Adressen der assoziativen Speichervorrichtung gespeichert wird.

Eine weitere Aufgabe der vorliegenden Erfindung ist es, eine assoziative Speichervorrichtung zu schaffen, bei der eine Erfassung oder Bestimmung gemacht wird, ob die gleiche Information, wie die einzuschreibende, dort gespeichert ist vor dem Speichern der in die Speicherzellen zu schreibenden Information und, falls das Resultat der Erfassung ist, daß dieselbe Information darin bereits gespeichert ist, wird die zu schreibende Information nicht gespeichert, während wenn die gleiche Information nicht darin gespeichert ist, die zu schreibende Information in einer vorbestimmten Speicherzelle gespeichert werden kann, um somit nicht die gleiche Information in einer Vielzahl verschiedener Adressen der Speicherzellen zu speichern.

Erfindungsgemäß wird die obige Aufgabe gelöst nach Anspruch 1 durch die anfangs definierte Speichervorrichtung, welche dadurch gekennzeichnet ist, daß die Speichervorrichtung darauf ausgelegt ist, die zu schreibende Information an die Zurückholstarteinrichtung zum Starten eines Zurückholbetriebs anzulegen; die

Erfassungseinrichtung darauf ausgelegt ist, zu Erfassen ob oder ob nicht die zu schreibende Information in den Speicherzellen existiert und abhängig von dem Resultat ein gleiche Information-Nichtexistenzsignal zu erzeugen; eine Schreibsteuerschaltkreiseinrichtung, welche auf das Nichtexistenzsignal anspricht, die vorgesehen ist zum Erzeugen eines Schreibbestätigungssignals; und die Schreibeinrichtung darauf ausgerichtet ist, die zu schreibende Information in Übereinstimmung mit dem Schreibbestätigungssignal, welches durch die Schreibsteuerschaltkreiseinrichtung erzeugt wird, zu speichern.

Nach einem weiteren Aspekt der Erfindung nach Anspruch 5 wird ein Verfahren zum Betreiben einer assoziativen Speichervorrichtung geschaffen, welches die Schritte aufweist:

Speichern von Information in assoziativen Speicherzellen; Anlegen von Zurückholinformation an die Speicherzellen und Starten eines Zurückholbetriebs unter Benutzung einer Zurückholstarteinrichtung; Erfassen ob oder ob nicht Information, welche die gleiche ist wie die Zurückholinformation, in den Speicherzellen gespeichert ist; und Speichern von zu schreibender Information in einer ausgewählten Speicherzelle unter den assoziativen Speicherzellen;

gekennzeichnet durch:

Anlegen der zu schreibenden Information an die Zurückholstarteinrichtung zum Starten eines

Zurückholbetriebs; Erfassen oder ob nicht die zu schreibende Information in den Speicherzellen existiert und abhängig von dem Resultat Erzeugen eines gleiche Informations-Nichtexistenzsignals; Erzeugen eines Schreibbestätigungssignals ansprechend auf das Nichtexistenzsignal; und Speichern der zu schreibenden Information in Übereinstimmung mit dem Schreibbestätigungssignal.

Diese und andere Aufgaben, Merkmale und Vorteile der vorliegenden Erfindung werden besser verstanden werden aus der folgenden detaillierten Beschreibung mit Bezug auf die begleitende Zeichnung.

Die Figuren zeigen im einzelnen:

- Fig. 1 ein Blockdiagramm einer assoziativen Speichervorrichtung nach der vorliegenden Erfindung;
- Fig. 2 eine Ausführungsform der assoziativen Speicherzelle, welche in der Vorrichtung von Fig. 1 erfindungsgemäß zu benutzen ist;
- Fig. 3 eine Ausführungsform eines Wortleitungs-Steuerschaltkreises, welcher in der assoziativen Speichervorrichtung und den assoziativen Speicherzellen, wie gezeigt in den Fig. 1 und 2, zu benutzen ist;

Fig. 4 eine weitere Ausführungsform der assoziativen Speicherzelle nach der vorliegenden Erfindung; und

Fig. 5 eine weitere Ausführungsform des Wortleitungs-Steuerschaltkreises, der in der Speichervorrichtung von Fig. 1 und 4 zu verwenden ist.

Mit Bezug auf Fig. 1 umfaßt eine assoziative Speichervorrichtung zum Steuern der Ausgabe eines Cache-Speichers (nicht gezeigt) einen Speicher 1 mit assoziativen Speicherzellen, einen Zurückholstartschaltkreis 3, einen Erfassungsschaltkreis 5 zum Erfassen der Existenz von doppelter Information an verschiedenen Adressen des Speichers 1, einen Schreibsteuerschaltkreis 7 und einen Schreibe- schaltkreis 9.

Im Schreibmodus wird Information von dem Schreibe- schaltkreis 9 in einer Adresse des Speichers 1 gespeichert, wie bestimmt durch die zu schreibende Adresse. In dem Zurückholmodus wird, wenn Zurückholinformation angelegt wird, von dem Zurückholstartschaltkreis 3, die Information, welche mit der Zurückholinformation übereinstimmt, zurückgeholt und eine Adresse oder Adressen, in denen die in Frage stehende Information gespeichert ist, bestimmt.

Wenn Zurückholinformation daran angelegt wird, führt der Zurückholstartschaltkreis die Zurückholinformation dem Speicher 1 zu, nachdem der Speicher 1 in einen

Zurückholmoduszustand gesetzt worden ist. Wenn andererseits Schreibinformation an den Zurückholstartschaltkreis 3 angelegt wird, führt er die in dem Speicher 1 zu speichernde Schreibinformation an eine bestimmte Zelle zu und der Zurückholbetrieb der Schreibinformation wird für den Speicher 1 nach Setzen des Speichers 1 in den Zurückholmoduszustand durchgeführt. In diesem Betrieb erzeugt, falls die gleiche Information wie die zurückzuholende Information noch nicht in irgendeinem Speicherplatz des Speichers 1 gespeichert ist, der Erfassungsschaltkreis 5 zum Erfassen der Existenz- oder Nichtexistenz von doppelter Information ein gleiche Information-Nichtexistenzsignal, welches andeutet, daß es keine doppelte Information darin gespeichert gibt und legt das Signal an den Schaltkreis 7 und einen Speichercontroller, der nicht gezeigt ist, an.

Wenn jedoch andererseits eine Vielzahl von duplizierten Daten in einer Vielzahl von Speicherplätzen des Speichers 1 gespeichert sind, werden die Adressen, in die die doppelten Daten gespeichert worden sind, an den Cache-Speicher (nicht hier gezeigt) angelegt.

Der Schreibsteuerschaltkreis 7 empfängt das gleiche Informations-Nichtexistenzsignal und erzeugt und legt ein Schreibbestätigungssignal zum Befehlen des Schreibbetriebs der Information durch den Schreibschaltkreis 9 an denselben an. Beim Empfangen des Schreibbestätigungssignals speichert der Schreibschaltkreis 9 die zu schreibende Information in einer vorbestimmten Adresse des Speichers 1.

Der Betrieb der assoziativen Speichervorrichtung ist wie folgt.

Wenn die zu schreibende Information angelegt wird an den Zurückholstartschaltkreis 3 und den Schreibschaltkreis 9 im Schreibmodus der assoziativen Speichervorrichtung, wird ein Zurückholbetrieb der Information ausgeführt in dem Speicher 1 durch den Zurückholstartschaltkreis 3. Resultierend aus dem Zurückholbetrieb wird, wenn die gleiche Information wie die einzuschreibende Information in dem Speicher 1 gespeichert ist, das gleiche Informations-Nichtexistenzsignal erzeugt von dem Erfassungsschaltkreis 5 und dann angelegt an den Schreibsteuerschaltkreis 7 und einen Speichercontroller, der nicht gezeigt ist.

Nach Empfangen des Nichtexistenzsignals legt der Schreibsteuerschaltkreis 7 das Schreibbestätigungssignal an den Schreibschaltkreis 9, um die zu schreibende Information in eine vorbestimmte Adresse des Speichers durch den Schreibschaltkreis 9 zu speichern, und um die gleiche in dem Cache-Speicher durch den Speichercontroller zu speichern, welcher das gleiche Informations-Nichtexistenzsignal empfangen hat.

Wenn andererseits die gleiche Information wie die einzuschreibende Information im Speicher 1 gespeichert ist, wird das Nichtexistenzsignal nicht länger angelegt an den Schreibsteuerschaltkreis 7 und wird ebenfalls das Schreibbestätigungssignal nicht länger angelegt an den Schreibschaltkreis 9. Dementsprechend führt der Schreibschaltkreis 9 nicht den Schreibbetrieb durch, so

daß die zu schreibende Information nicht in dem Speicher 1 gespeichert werden kann.

In solch einem wie oben beschriebenen Schreibmodus wird die zu schreibende Information gesucht vor dem Speichern der Information in dem Speicher 1, so daß doppelte Information niemals in verschiedenen Adressen des Speichers 1 gespeichert wird.

Fig. 2 zeigt den Aufbau einer ersten Ausführungsform einer assoziativen Speicherzelle der assoziativen Speichervorrichtung nach der vorliegenden Erfindung. Die Speicherzelle besteht aus einem Informationshalteschaltkreis 11, Transfergates 13 und 15, einem Zurückholschaltkreis 17, einer Wortleitung WL, Bitleitungen BL und \overline{BL} und einer Ausgabeadressenleitung AL.

Der Informationshalteschaltkreis 11 umfaßt Inverterschaltkreise 19 und 21, welche antiparallel mit dem Eingabe- und Ausgabeanschluß verbunden sind. Der Eingabeanschluß des Inverterschaltkreises 19 ist verbunden mit der Bitleitung BL durch das Transfergate 13, während der Ausgabeanschluß davon verbunden ist mit der Bitleitung \overline{BL} durch das Transfergate 15. Der Informationshalteschaltkreis 11 ist vorgesehen, um die Information angelegt von der Bitleitung BL zu speichern, wobei die invertierte Information angelegt wird von der Bitleitung \overline{BL} in dem Schreibbetrieb.

Weiterhin funktioniert der Informationshalteschaltkreis 11 so, daß er die in dem Halteschaltkreis 11 gespeicherte

Information an die Bitleitungen BL und \overline{BL} durch die Transfergates 13 und 15 in dem Schreibbetrieb sendet.

P-Kanal MOS-Transistoren (im weiteren als P-MOS-Transistoren bezeichnet) werden als Transfergates 13 und 15 benutzt, wobei ihre Gateelektroden mit der Wortleitung WL verbunden sind. Somit können sie entweder leitend oder nichtleitend durch ein Signal angelegt von der Wortleitung WL gemacht werden und können Information zwischen dem Informationshalteschaltkreis 11 und der Bitleitung BL und zwischen dem Halteschaltkreis 11 und der Bitleitung \overline{BL} transferieren.

Der Zurückholschaltkreis 17 ist aufgebaut durch N-Kanal MOS-Transistoren (im weiteren N-MOS-Transistoren bezeichnet). Der N-MOS-Transistor 23 ist so verschaltet, daß seine Gateelektrode G verbunden ist mit der Sourceelektrode S des Transfergates 15, seine Drainelektrode D verbunden ist mit der Ausgabeadressenleitung AL und seine Sourceelektrode S verbunden ist mit der Drainelektrode D des N-MOS-Transistors 25. Der N-MOS-Transistor 25 hat seine Gateelektrode G verbunden mit der Bitleitung BL und seine Sourceelektrode verbunden mit Masse.

Der N-MOS-Transistor 27 ist so verschaltet, daß seine Gateelektrode G mit der Sourceelektrode S des Transfergates 13, seine Drainelektrode D verbunden ist mit der Ausgabeadressenleitung AL und seine Sourceelektrode S verbunden ist mit der Drainelektrode D des N-MOS-Transistors 29. Der N-MOS-Transistor 29 hat seine Gateelektrode G verbunden mit der Bitleitung \overline{BL} und

seine Sourcelektrode verbunden mit Masse.

Das eigentliche Speicherfeld der assoziativen Speichervorrichtung ist so aufgebaut, daß seine Zelle in einer in Matrixform angeordnet ist und jede der Ausgabeadressenleitungen AL in einer jeweiligen verdrahteten ODER-Konfiguration verbunden sind.

Eine Beschreibung wird jetzt gegeben werden von dem Zurückholbetrieb der zu schreibenden Information in der Speicherzelle, die so aufgebaut ist. Vor dem Starten des Zurückholbetriebs werden die Bitleitungen BL und \overline{BL} auf Massepotential vorgeladen, i.e. normalerweise auf 0 Volt. Nach diesem Betrieb wird die Ausgabeadressleitung AL vorgeladen auf das Stromquellenpotential V_{DD} . Weiterhin wird, wenn zum Beispiel Niedrigpegelinformation in dem Informationshalteschaltkreis 11 gespeichert ist, die Gateelektrode des N-MOS-Transistors 23 in die Hochpegelbedingung versetzt und die Gateelektrode des N-MOS-Transistors 27 in die Niedrigpegelbedingung versetzt, während der N-MOS-Transistor 23 in dem leitenden Zustand und der N-MOS-Transistor 27 in den nichtleitenden Zustand versetzt.

Bei dem so vorgeladenen Zustand der Bitleitungen BL und \overline{BL} und dem vorgeladenen Zustand der Ausgabeadressleitung AL wird, wenn die zu schreibende Information angelegt wird an die Bitleitung BL und die invertierte Information davon angelegt wird an die Bitleitung \overline{BL} der Zurückholbetrieb ausgeführt. Wenn zum Beispiel die Information mit dem hohen Pegel angelegt wird an die Bitleitung BL, während die invertierte Information mit

dem niedrigen Pegel angelegt wird an die Bitleitung BL, nimmt die Gateelektrode des N-MOS-Transistors 27 einen Hochpegelzustand an, während der N-MOS-Transistor 29 nichtleitend gemacht wird. Daraus resultierend fließt Strom in den N-MOS-Transistoren 25 und 23 von der Ausgabeadressleitung AL, so daß das Potential der Ausgabeadressleitung AL Massepotential wird.

Wenn andererseits Niedrigpegelinformation angelegt wird an die Bitleitung BL, während die invertierte Information davon mit dem hohen Pegel angelegt wird an die Bitleitung BL, erreicht die Gateelektrode des N-MOS-Transistors 25 den Niedrigpegelzustand, während die Gateelektrode des N-MOS-Transistors 29 nichtleitend gemacht wird, mit dem Resultat, daß der N-MOS-Transistor 25 nichtleitend gemacht wird und der N-MOS-Transistor leitend gemacht wird, um dadurch das Potential der Ausgabeadressleitung AL auf dem V_{DD} -Potential zu halten.

Wenn nämlich die zu schreibende Information übereinstimmt mit der gespeicherten Information in dem Informationshalteschaltkreis 11, wird das Potential der Ausgabeadressleitung AL auf dem Potential V_{DD} gehalten, während wenn die zwei nicht miteinander übereinstimmen, die Ausgabeadressleitung AL auf Massepotential fällt. Wenn demzufolge die gleiche Information wie die einzuschreibende in den Speicherzellen gespeichert ist, erreichen alle Ausgabeadressleitungen AL Massepotential, so daß durch Erfassen dieser Bedingung durch einen außerhalb der Speicherzellen vorgesehenen Schaltkreis ein gleiche Informations-Nichtexistenzsignal, das anzeigt, daß die gleiche Information wie die einzuschreibende

Information nicht in den Speicherzellen gespeichert ist, von dem Schaltkreis erzeugt wird.

Fig. 3 zeigt einen Wortleitungs-Steuerschaltkreis zum Empfangen des Nichtexistenzsignals und zum Speichern der zu schreibenden Information an einem gewissen Speicherplatz einer vorbestimmten Speicherzelle, wie gezeigt in Fig. 2. Der Wortsteuerschaltkreis umfaßt einen Inverter 31, einen NOR-Schaltkreis 33 und einen NAND-Schaltkreis 37.

Wenn in diesem Schaltkreis die zur Frage stehende Information nicht gespeichert ist in den Speicherzellen nach Beenden des Zurückholbetriebs der Information in dem Schreibmodus, wird das gleiche Informations-Nichtexistenzsignal vom hohen Pegel angelegt an einen Eingangsanschluß des NOR-Schaltkreises 33 durch einen Inverterschaltkreis 31, während ein Niedrigpegelschreibsignal angelegt wird an den anderen Eingangsanschluß des NOR-Schaltkreises 33 von dem Schreibsteuerschaltkreis 7. Dann erzeugt der NOR-Schaltkreis 33 ein Niedrigpegelschreibsignal in dem Schreibmodusbetrieb, um dadurch ein Hochpegelausgabesignal zu erzeugen und an einen NAND-Schaltkreis 37 anzulegen. Daraus resultierend empfängt der NAND-Schaltkreis 37 das Hochpegelsignal und ein Schreibadreßsignal und erzeugt ein Niedrigpegelsignal daraus. Dementsprechend erreicht die Wortleitung WL, die verbunden ist mit dem Ausgabeanschluß des NAND-Schaltkreises 37 einen Niedrigpegelzustand und eine besondere Speicherzelle, welche mit der Wortleitung WL verbunden ist, wird ausgewählt.

In dem obigen Zustand der Wortleitung WL werden die Transfergates 13 und 15, deren Gateelektroden mit der Wortleitung verbunden sind, leitend gemacht. In diesem Zustand wird, wenn zu schreibende Information und die inverse Information davon angelegt werden jeweils an die Bitleitung BL und \overline{BL} , welche im voraus vorentladen auf Massepotential wurden, diese angelegt an den Informationshalteschaltkreis 11 durch die Transfergates 13 und 15 und darin gespeichert, womit der Schreibbetrieb realisiert wird.

Wenn jedoch andererseits sich herausstellt nach dem Beenden des Suchbetriebs der einzuschreibenden Information, daß die gleiche Information wie die einzuschreibende Information in den Speicherzellen nicht gespeichert wurde, wird das gleiche Informations-Nichtexistenzsignal nicht erzeugt von dem Erfassungsschaltkreis 5, da zumindest eine Ausgabeadressleitung AL das Stromversorgungspotential V_{DD} beibehält. Daraus resultierend wird keine Schreiboperation ausgeführt in diesem Fall, wie auch keine Wortleitung ausgewählt.

Fig. 4 zeigt eine weitere Ausführungsform der assoziativen Speicherzelle nach der vorliegenden Erfindung. Bei dieser Ausführungsform sind die Transfergateschaltkreise durch die N-MOS-Transistoren 13' und 15' aufgebaut, während die Transistoren in dem Zurückholschaltkreis 39 aufgebaut sind durch P-MOS-Transistoren 23', 25', 27' und 29'. Diese assoziative Speicherzelle arbeitet in der gleichen Weise, wie gezeigt in Fig. 2.

Wenn nämlich die zu schreibende Information übereinstimmt mit der in der Speicherzelle gespeicherten Information wird die Ausgabeadressleitung AL auf dem Massepotential gehalten, während wenn die Information nicht übereinstimmt, das Potential der Ausgabeadressleitung AL erhöht wird von dem Massepotential auf das Versorgungspotential V_{DD} , um dadurch den Zurückholbetrieb durchzuführen.

Fig. 5 zeigt einen weiteren Wortleitungssteuerschaltkreis zum Auswählen einer vorbestimmten Wortleitung BL der Speicherzellen, welche an die Speicherzelle von Fig. 5 angepaßt ist. Beim Betrieb wird, wenn ein Schreibbestätigungssignal von dem Schreibsteuerschaltkreis 7 (in Fig. 1) sowie das gleiche Informations-Nichtexistenzsignal empfangen werden von dem Wortleitungssteuerschaltkreis von Fig. 5 in dem Schreibmodus, eine vorbestimmte Wortleitung BL ausgewählt, um so die Transfergateschaltkreise 13' und 15', welche die Gateelektroden mit der Wortleitung verbunden haben, leitend zu machen durch Anlegen eines Hochpegelsignals an die Wortleitung WL über einen Inverter 34 und den NAND-Schaltkreis 37'.

Bei den in Fig. 1 bis 3 gezeigten Ausführungsformen nach der vorliegenden Erfindung kann es passieren, daß der Schreibbetrieb verzögert ist, da der Suchbetrieb der zu schreibenden Information durchgeführt vor dem Schreibbetrieb. Da jedoch der Schreibbetrieb für die assoziative Speichervorrichtung nur ausgeführt wird beim Transferieren der Information von den Speicherzellen an den Cache-Speicher, ist die Häufigkeit des Erzeugens

der Verzögerung normalerweise klein, so daß nur die Zugriffszeit des Niedriggeschwindigkeits-Hauptspeichers ein dominanter Faktor wird und es keine Probleme für die assoziative Speichervorrichtung geben wird.

Wie in den vorherigen Ausführungsformen beschrieben, wird bei der assoziativen Speichervorrichtung nach der vorliegenden Erfindung eine Bestimmung gemacht, ob oder ob nicht die gleiche Information wie die einzuschreibende Information in eine Speicherzelle gespeichert ist in den Speicherzellen des assoziativen Speichers vor dem Speichern der Information in der Zelle im Schreibbetrieb. Wenn die gleiche Information darin gespeichert ist, wird die einzuschreibende Information nicht eingeschrieben, während wenn die gleiche Information nicht darin gespeichert ist, die zu einzuschreibende Information in einer vorbestimmten Speicherzelle gespeichert werden kann, um so nicht die gleiche Information in eine Vielzahl von verschiedenen Adressen der Speicherzellen zu speichern. Daraus resultierend ist im Schreibbetrieb keine besondere Einrichtung zum Behandeln des Falls, wo eine Vielzahl der gleichen Information erzeugt wird, erforderlich, und es kann vermieden werden, daß irgendwelche zusätzliche Zeit notwendig ist für diesen Betrieb.

Dementsprechend kann bei der assoziativen Speichervorrichtung nach der vorliegenden Erfindung vermieden werden, daß die gleiche Information erzeugt wird von einer Vielzahl verschiedener Adressen des assoziativen Speichers ohne Verlängern der Zugriffszeit für den Speicher.

EP 87 100 623.5-2210
KABUSHIKI KAISHA TOSHIBA

45 060 q7/gt

PATENTANSPRÜCHE

1. Assoziative Speichervorrichtung mit:

assoziativen Speicherzellen (1) zum Speichern von Information;

einer Zurückholstarteinrichtung (3) zum Anlegen von Zurückholinformation an die Speicherzellen und zum Starten eines Zurückholbetriebs;

einer Erfassungseinrichtung (5) zum Erfassen, ob oder ob nicht die gleiche Information wie die Zurückholinformation in den Speicherzellen gespeichert ist; und

einer Schreibeinrichtung (9) zum Speichern der einzuschreibenden Information in einer ausgewählten Speicherzelle unter den assoziativen Speicherzellen;

dadurch gekennzeichnet, daß

die Speichervorrichtung darauf ausgelegt ist, die einzuschreibende Information an die Zurückholstarteinrichtung (3) anzulegen zum Starten eines Zurückholbetriebs;

die Erfassungseinrichtung (5) darauf ausgelegt ist, zum Erfassen, ob oder ob nicht die einschreibende Information in den Speicherzellen (1) existiert und abhängig von dem Resultat ein gleiche Informations-Nichtexistenzsignal zu erzeugen;

eine Schreibsteuerschaltkreiseinrichtung (7) ansprechend auf das Nichtexistenzsignal vorgesehen ist zum Erzeugen eines Schreibbestätigungssignals; und

die Schreibeinrichtung (9) darauf ausgelegt ist, die einzuschreibende Information zu speichern in Übereinstimmung mit dem Schreibbestätigungssignal, erzeugt durch die Schreibsteuerschaltkreiseinrichtung (7).

2. Assoziative Speichervorrichtung nach Anspruch 1, g e k e n n z e i c h n e t durch einen Wortleitungssteuerschaltkreis mit einem NOR-Schaltkreis (33), von dem ein Eingabeanschluß verbunden ist mit der Schreibsteuereinrichtung und von dem ein anderer Eingabeanschluß verbunden ist, das gleiche Informations-Nichtexistenzsignal durch einen Inverter (31) und einen NAND-Schaltkreis (37) mit einer Vielzahl von Eingabeanschlüssen, von denen einer verbunden ist mit dem Ausgabeanschluß des NOR-Schaltkreises zum Steuern einer Wortleitung, zu empfangen.
3. Assoziative Speichervorrichtung nach Anspruch 1 oder 2,

g e k e n n z e i c h n e t durch einen Wortleitungssteuerschaltkreis mit einem NOR-Schaltkreis (33'), von dem ein Eingabeanschluß verbunden ist, das gleiche Informations-Nichtexistenzsignal durch einen Inverter (31') zu empfangen, und dessen anderer Eingabeanschluß mit der Schreibsteuereinrichtung verbunden ist, und einen NAND-Schaltkreis (37') mit einer Vielzahl von Eingabeanschlüssen, von denen einer mit dem Ausgabeanschluß des NOR-Schaltkreises durch einen zweiten Inverter (34) verbunden ist.

4. Assoziative Speichervorrichtung nach einem der vorhergehenden Ansprüche, dadurch g e k e n n z e i c h n e t , daß die Erfassungseinrichtung (5) darauf ausgelegt ist, die Adresse zu bestimmen, in der die gleiche Information wie die Zurückholinformation gespeichert ist.
5. Verfahren zum Betreiben einer assoziativen Speichervorrichtung mit:

Speichern von Information in assoziativen Speicherzellen (1);

Anlegen von Zurückholinformation an die Speicherzellen und Starten eines Zurückholbetriebs unter Benutzung der Zurückholstarteinrichtung (3);

Erfassen, ob oder ob nicht die gleiche wie die Zurückholinformation in den Speicherzellen gespeichert ist; und

Speichern von einzuschreibender Information in einer ausgewählten Speicherzelle unter den assoziativen Speicherzellen (1);

g e k e n n z e i c h n e t durch

Anlegen der einzuschreibenden Information an die Zurückholstarteinrichtung (3) zum Starten eines Zurückholbetriebs;

Erfassen, ob oder ob nicht die einzuschreibende Information in den Speicherzellen (1) existiert und abhängig von dem Resultat Erzeugen eines gleiche Informations-Nichtexistenzsignals;

Erzeugen eines Schreibbestätigungssignals ansprechend auf das Nichtexistenzsignal; und

Speichern der einzuschreibenden Information in Übereinstimmung mit dem Schreibbestätigungssignal.

FIG. 1

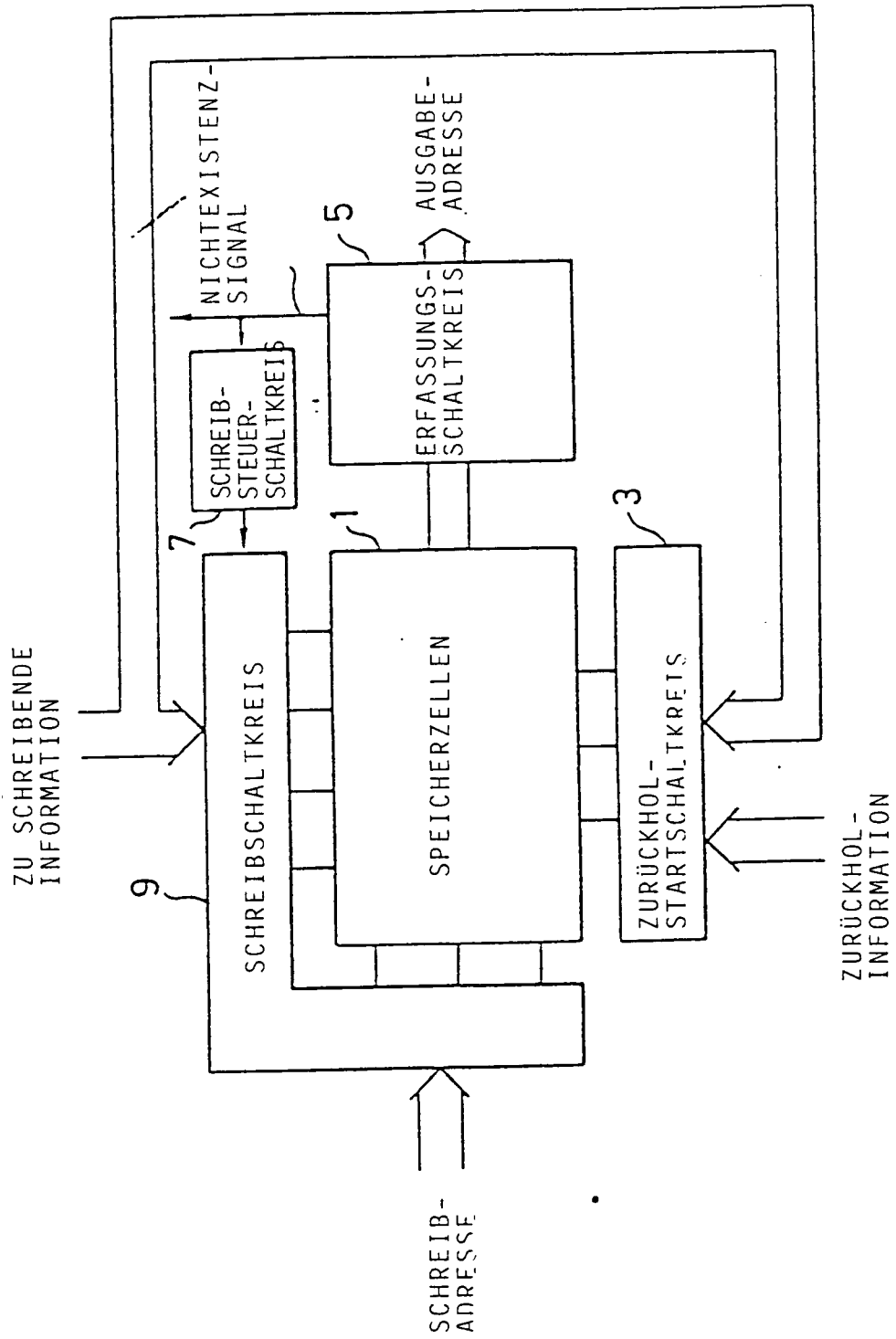


FIG. 2

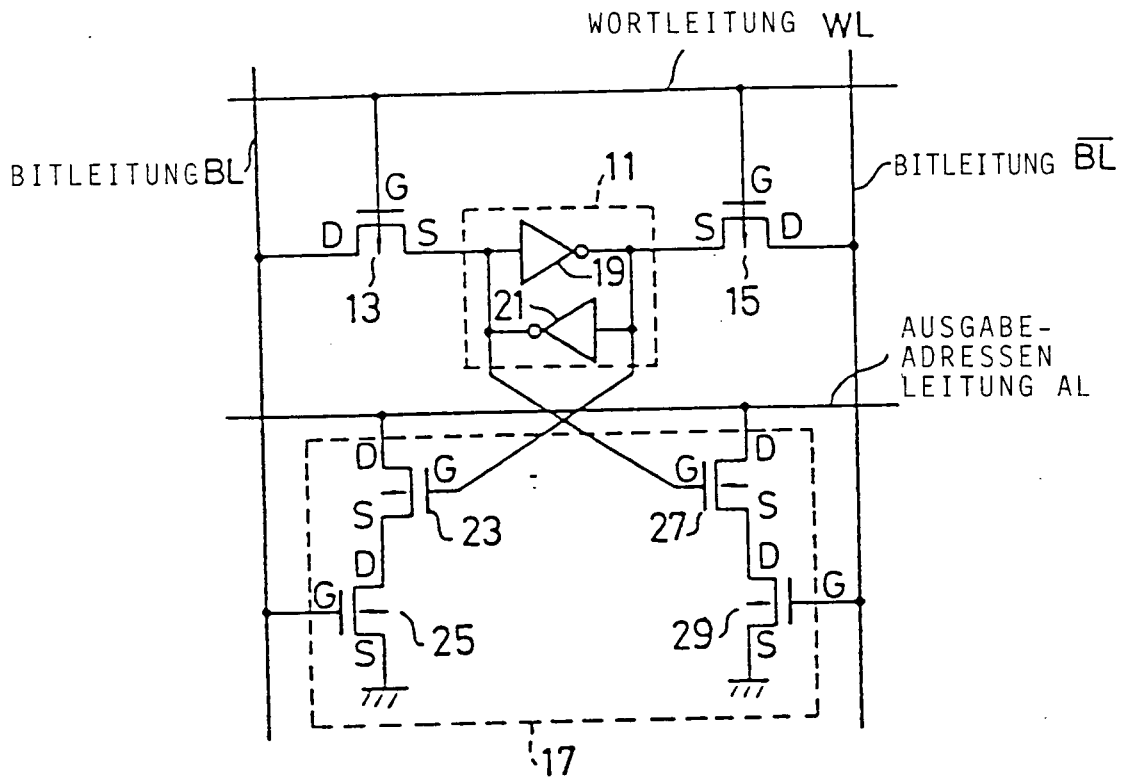


FIG. 3

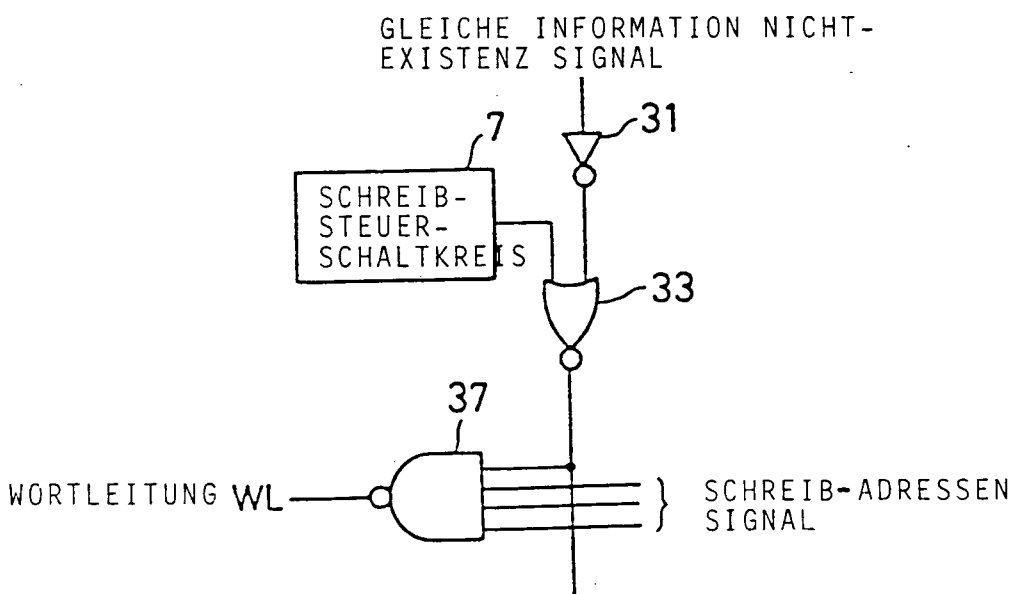


FIG. 4

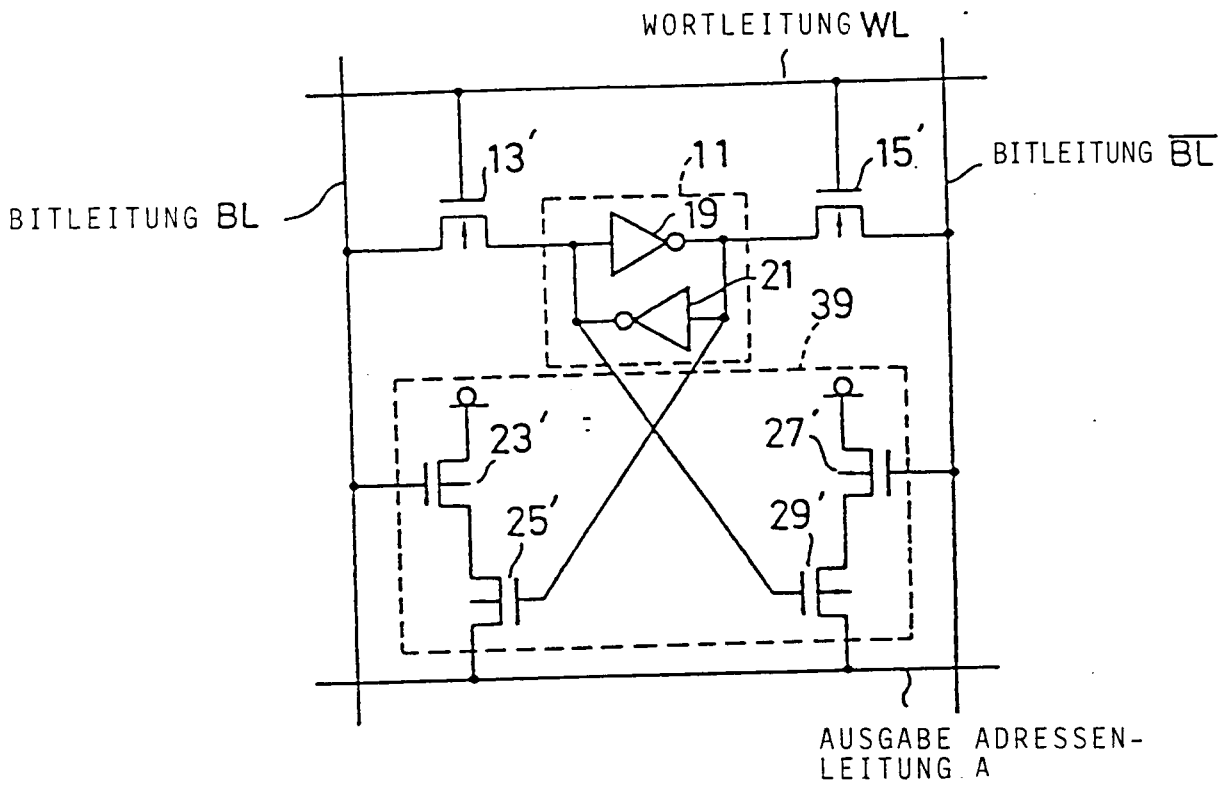


FIG. 5

